

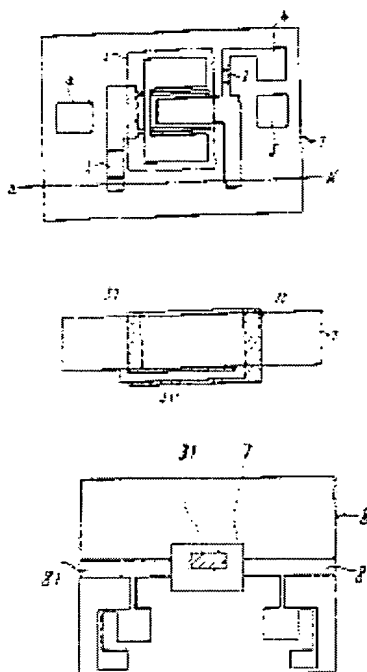
HIGH-FREQUENCY INTEGRATED CIRCUIT

Patent number: JP3184367
Publication date: 1991-08-12
Inventor: KADOWAKI YOSHINOBU; others: 01
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- **international:** H01L27/04
- **europaen:**
Application number: JP19890324530 19891213
Priority number(s):

Abstract of JP3184367

PURPOSE: To obtain a compact high-frequency integrated circuit where the occupation area of a capacitor is reduced by providing a capacitor pattern on the rear surface of an integrated circuit substrate, by connecting the capacitor with a circuit pattern the surface of the integrated circuit substrate by means of a conductor penetrating through the integrated circuit substrate, and by performing assembly with the upper surface of the integrated circuit substrate facing downward.

CONSTITUTION: In a high-frequency integrated circuit which is provided with a circuit pattern such as a high-frequency transistor 1, a resistor 2, and a capacitor 31 on a same integrated circuit substrate 7, a capacitor pattern is provided on the rear surface of the integrated circuit substrate 7, a circuit pattern on the upper surface of the integrated circuit substrate 7 and the above capacitor 31 are connected by a conductor 32 penetrating through the integrated circuit substrate 7, and assembly is made with the upper surface of the integrated circuit substrate 7 facing downward. For example, a capacitor 31 is formed on the rear surface of the integrated circuit substrate 7 and the conductor 32 penetrating through the substrate 7 is used for electrically connecting the high-frequency transistor 1 and other circuit patterns on the substrate 7, thus constituting an MMIC amplifier. Then, a microwave circuit substrate 8 is assembled with the upper surface of the integrated circuit substrate 7 facing downward and flip-chip bonding to a microwave transmission line 81 is made.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 平3-184367

⑫ Int.Cl.⁵

H 01 L 27/04

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)8月12日

C
A7514-5F
7514-5F

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 高周波集積回路

⑮ 特 願 平1-324530

⑯ 出 願 平1(1989)12月13日

⑰ 発 明 者 門 脇 好 伸 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑱ 発 明 者 森 哲 郎 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

高周波集積回路

2. 特許請求の範囲

高周波トランジスタ、抵抗、コンデンサなどの回路パターンを同一の集積回路基板に備えた高周波集積回路において、前記集積回路基板の裏面にコンデンサパターンを設け、前記集積回路基板上面の回路パターンと前記コンデンサとを前記集積回路基板を貫通する導電体で接続し、集積回路基板の上面を下にして組立てたことを特徴とする高周波集積回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、高周波帯の集積回路に関するものである。

〔従来の技術〕

以下、高周波集積回路として、モノリシックマイクログラフ集積回路増幅器(MMIO増幅器)を例にとつて説明する。

第4図は従来のMMIO増幅器の一例を示す平面図である。この図において、(1)は高周波トランジスタ、(2)は抵抗、(3)はコンデンサ、(4)は入力信号端子、(5)は出力信号端子、(6)は前記高周波トランジスタ(1)の直流バイアス印加端子であり、(7)はこれらの各素子が形成された集積回路基板である。

次にMMIO増幅器の動作について説明する。入力信号端子(4)に印加された信号は高周波トランジスタ(1)により増幅され、出力信号端子(5)から取り出される。

ここで、高周波トランジスタ(1)を動作させるための直流バイアスは、直流バイアス印加端子(6)より供給される。コンデンサ(3)および抵抗(2)は高周波トランジスタ(1)の入、出力インピーダンスを所定の特性インピーダンスにインピーダンス整合させるために用いられる。

〔発明が解決しようとする課題〕

以上のように構成された従来のMMIO増幅器では、増幅器に要求される特性や使用周波数によつてはコンデンサ(3)として大容量のものが必要とな

る。その結果、コンデンサ(3)の面積が増大し、MMIO増幅器パターンの大部分がコンデンサパターンとなり、MMIOチップの面積化によるコストアップの問題と、大面積のコンデンサパターン配置によるMMIO回路設計が困難になる等の問題点があつた。

この発明は、上記のような問題点を解消するためになされたもので、コンデンサの占有面積を減らした小形の高周波集積回路を得ることを目的とする。

〔課題を解決するための手段〕

この発明に係る高周波集積回路は、集積回路基板の裏面にコンデンサ部分を形成し、このコンデンサと集積回路基板表面の高周波トランジスタや回路パターンと集積回路基板を貫通する導電体で接続し、集積回路基板の上面を下にして組立てたものである。

〔作用〕

この発明においては、コンデンサ部分を集積回路基板表面から取り除き、集積回路基板裏面に形

となり、電気的な特性は従来例と同等になる。さらに、表面の回路パターン配置でコンデンサパターンの制約が解消もしくは少なくなり、集積回路パターン設計における自由度が向上する。

なお、上記実施例ではMMIO増幅器について説明したが、これに限定するものでなく、他の高周波集積回路に適用しても同様の効果を奏することはいりまでもない。

〔発明の効果〕

以上説明したようにこの発明は、集積回路基板上に形成される回路パターンのうち、コンデンサ部分を集積回路基板の裏面に形成したので、集積回路パターンの細小化が可能となり、小形化した安価な高周波集積回路が得られる効果がある。

4 図面の簡単な説明

第1図はこの発明の一実施例によるMMIO増幅器のチップパターンを示す平面図、第2図は第1図のA-A'線における断面図、第3図はこの発明によるMMIO増幅器を回路に組立てた状態を示す平面図、第4図は従来のMMIO増幅器のチップパ

成したことから、集積回路基板表面に占有していたコンデンサパターンの面積が減少する。

〔実施例〕

以下、この発明の一実施例を図面について説明する。第1図はこの発明の一実施例を示すMMIO増幅器の平面図であり、第2図は、第1図のA-A'線での断面図である。

これらの図において、(1)～(7)は第4図と同じものを示し、前記集積回路基板(7)の裏面にコンデンサ(3)が形成されており、集積回路基板(7)を貫通する導電体(4)により集積回路基板(7)上の高周波トランジスタ(1)や他の回路パターンと電気的に接続されている。

このMMIO増幅器は第3図に示すように、集積回路基板(7)の上面を下にしてマイクロ波回路基板(8)に組み立て、マイクロ波伝送線路(8L)とフリップチップボンディングされている。

このように構成することにより、従来は高周波集積回路上に形成され、広い面積を占有していたコンデンサパターンを表面より裏面に移設が可能

となることを示す平面図である。

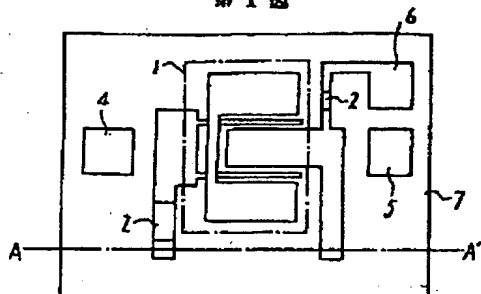
図において、(1)は高周波トランジスタ、(2)は抵抗、(3)はコンデンサパターン、(4)は入力信号端子、(5)は出力信号端子、(6)はトランジスタの直流バイアス印加端子、(7)は集積回路基板、(3)は集積回路基板の裏面に形成されたコンデンサ、(4)は集積回路基板を貫通する導電体、(8)はマイクロ波回路基板、(8L)はマイクロ波伝送線路である。

なお、図中、同一符号は同一または相当部分を示す。

代理人 大 岩 増 雄

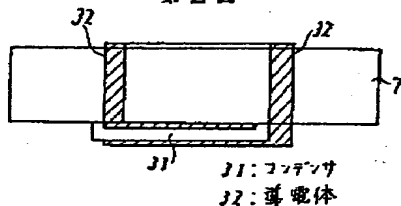
特開平3-184367(3)

第1図



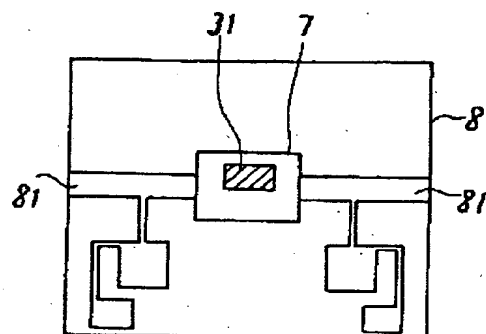
- 1:高周波ラジエタ 5:出力信号端子
2:抵抗 6:トランジスタの
3:コンデンサ 直流バイアス
4:入力信号端子 印回路
7:集積回路基板

第2図



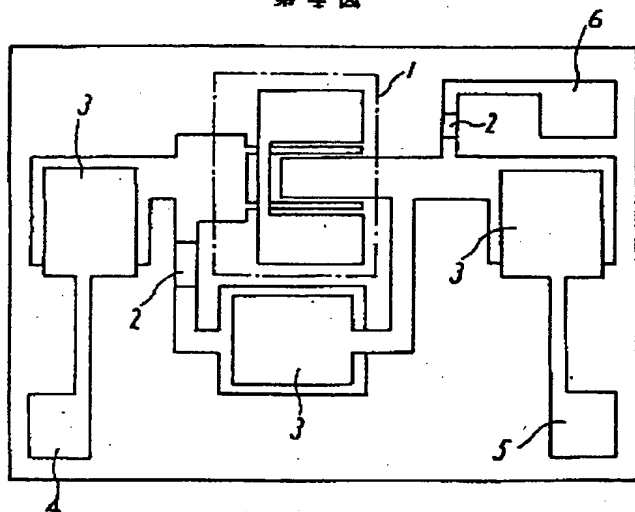
- 31:コンデンサ
32:導電体

第3図



- 8:マイクロ波回路基板
81:マイクロ波伝送線路

第4図



手続補正書(自発)

平成 2 年 4 月 1 日

特許庁長官殿

1. 事件の表示

特願 平 1-324530 号

2. 発明の名称

高周波集積回路

3. 補正をする者

事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目2番3号
名 称 (601)三菱電機株式会社
代表者 志 岐 守 哉

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏 名 (7375)弁理士 大 岩 増 雄
(連絡先03(213)3421特許部)

方式 審査 関



特開平3-184367(4)

△ 補正の対象

明細書の発明の詳細な説明の欄。

△ 補正の内容

(1) 明細書第2頁第7行の「MMIC増幅器の動作について」を「MMIC増幅器の動作について」と訂正する。

以 上